

01-Esercizio DLX sequenziale tipo esame

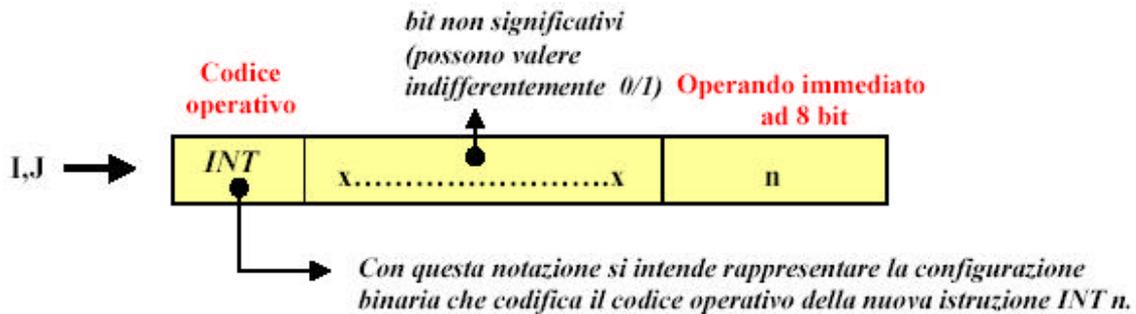
Si supponga di voler estendere il Set di istruzioni del DLX con un'istruzione per l'invocazione di un interrupt software simile all'istruzione INT n dell'architettura INTEL.

La nuova istruzione DLX, che chiameremo INT n, deve salvare l'indirizzo di ritorno nel registro IAR, azzerare il flag IEN e trasferire il controllo alla procedura il cui indirizzo iniziale è memorizzato all'indirizzo n*4 della memoria. Come nel caso dell'architettura INTEL, n deve essere un numero naturale ad 8 bit.

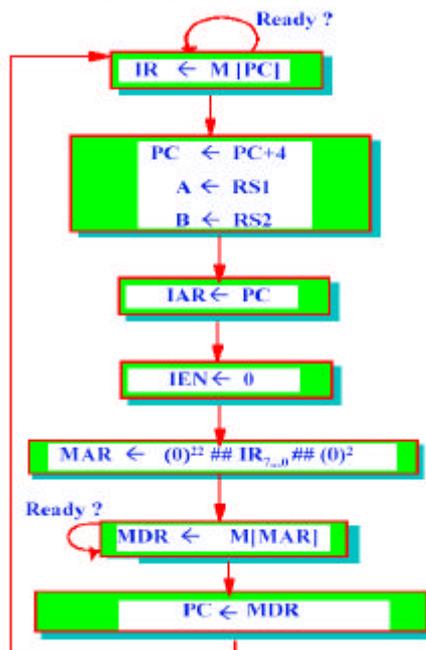
- Si mostri una possibile codifica di questa nuova istruzione secondo uno dei tre formati delle istruzioni del DLX .
- Con riferimento al datapath del DLX sequenziale (cioè non-pipelined) visto a lezione, si sviluppi il diagramma degli stati che controlla l'esecuzione dell'istruzione INT n, inserendo anche gli stati necessari alle fasi di fetch e decodifica.
- A partire dal diagramma degli stati ottenuto ed ipotizzando che ogni accesso alla memoria richieda 2 clock, si calcoli il CPI (clock-per-istruzione) della nuova istruzione.

Exe su DLX sequenziale 1

Soluzione a) E' possibile usare sia il formato I sia il formato J, che prevedono un campo per un immediato. Entrambi i formati consentono di codificare l'istruzione INT n come segue:



b) Diagramma degli stati



c) Clock per istruzione: CPI = 9
7 stati + 2 clock aggiuntivi dovuti ai due accessi alla memoria