

## Calcolatori Elettronici L A

### Prova scritta del 4/04/'03

#### **Esercizio N. 1** (15 punti)

Si vuole estendere il set di istruzioni del DLX con l'istruzione

JAL Ra, label

che, rispetto all'istruzione "JAL label" già descritta nel corso delle lezioni, consente anche di specificare su quale registro (Ra) salvare il PC prima di eseguire il salto all'offset "label" (mentre, nell'istruzione già nota, tale registro era di default "R31" e non era modificabile).

1.1) si mostri come potrebbe essere codificata la nuova istruzione utilizzando il formato che si ritiene più opportuno tra quelli delle istruzioni del DLX. (2 punti)

1.2) si indichi il limite principale della nuova istruzione rispetto a quella analoga già nota. (2 punti)

1.3) con riferimento al datapath senza pipeline (sequenziale) del DLX visto a lezione e coerentemente con la risposta data al punto 1.1, si disegni il diagramma degli stati che controlla l'esecuzione della nuova istruzione, completo degli stati di fetch e decodifica. (6 punti)

1.4) analogamente a quanto detto per "JAL", si ipotizzi ora di voler aggiungere al set di istruzioni l'istruzione "JALR Ra, Rb" che pure consente di specificare su quale registro (Ra) salvare il PC prima di eseguire il salto all'indirizzo contenuto in Rb. Se nella codifica  $Rs1=Ra$  e  $Rs2=Rb$ , si indichi come risulta il diagramma degli stati per quest'ultima istruzione. (5 punti)

#### **Esercizio N. 2** (10 punti)

Un sistema a microprocessore basato su 8088 a 5 MHz dispone di 64KB di Eprom (1 chip agli indirizzi alti) e 256KB di Ram (2 chip contigui a partire dall'indirizzo 0h). Il sistema è dotato di una semplice interfaccia che riceve dati dall'esterno. Essa ha ingressi CS# (chip select), OE# (output enable) ed uscita dati a 8 bit D[0:7]. Vi è inoltre un segnale di uscita "look-at-me" (LAM#) in logica negativa che l'interfaccia attiva quando nel proprio buffer interno è disponibile un carattere (dato a 8 bit) che può essere letto dal microprocessore. LAM# è resettato dall'interfaccia quando sono pilotati contemporaneamente i suoi ingressi CS# e OE#.

2.1) disegnare lo schema del sistema e progettare il circuito per la generazione del segnale di READY nell'ipotesi che tutte le periferiche di I/O richiedano 3 Twait, le memorie RAM richiedano 2 Twait e le ROM 0 Twait. (3 punti)

2.2) interfacciare la periferica al sistema a microprocessore nel modo più opportuno indicando le connessioni di tutti i suoi segnali. (4 punti)

2.3) scrivere le espressioni di selezione semplificate delle memorie e dei dispositivi di I/O. (3 punti)

#### **Esercizio N. 3** (8 punti)

3.1) Descrivere la differenza tra un Controllore di datapath di tipo "micro-programmabile" ed uno di tipo "cablato". (4 punti)

3.2) Dire a cosa serve il segnale "ALE" nella CPU 8088. (4 punti)

**CONSEGNARE ANCHE IL TESTO ASSIEME ALL'ELABORATO**

Durante il compito non si può uscire dopo le ore 11:00

Consegnando un elaborato per la correzione decade la validità del voto precedente

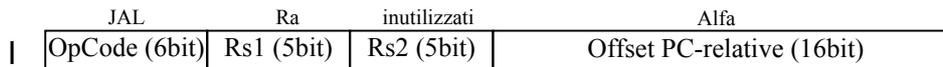
**La data per correzione/registrazione sarà pubblicata sul sito dopo l'inizio del III ciclo di lez.**

I risultati, appena disponibili, saranno pubblicati in Segreteria e sul sito:

<http://www.ing2.unibo.it> → Didattica → Lauree Triennali (selez. il proprio C.d.L.) → piano degli studi → Calcolatori Elettronici L A

## SOLUZIONE del compito di Calcolatori Elettronici L A del 4/04/'03

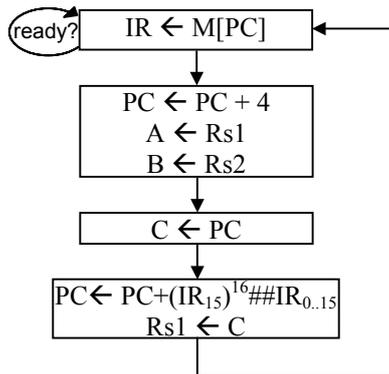
1.1) Si può utilizzare il formato I:



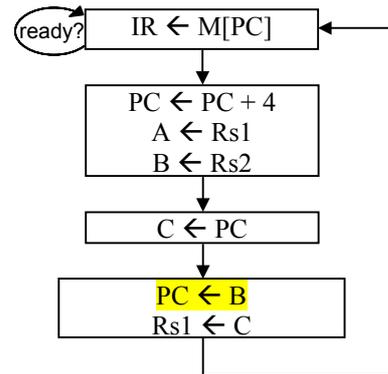
Si intende il campo "OpCode" assegnato al riconoscimento della sintassi "JAL", il campo "Rs1" riservato a contenere l'indirizzo del registro Ra del RF su cui sarà salvato il valore del PC precedente il salto ed il campo "Offset PC-relative" atto a contenere lo spiazzamento con segno al valore del PC che determinerà il salto.

1.2) Rispetto a quella già nota, il limite di questa nuova istruzione consiste nella riduzione dei bit utili per il calcolo dello spiazzamento relativo alla posizione corrente del PC, che passano da 26 a 16.

1.3) Diagramma degli stati.



1.4) Si modifica solo lo stato dove è aggiornato il PC



2.1) Vedere schema per il circuito del ready e la connessione delle periferiche e delle memorie al bus di sistema.

2.2) Un modo piuttosto semplice di interfacciare la periferica al sistema è di usare !LAM# come segnale di richiesta interrupt collegandolo ad un ingresso del controllore di interrupt 8259 (vedere schema).

2.3) Espressioni di selezione semplificate memorie:

$$\begin{aligned} \text{CSE0} &= \text{BA19} \cdot \text{!IO/M\#} \\ \text{CSR0} &= \text{!BA19} \cdot \text{!BA17} \cdot \text{!IO/M\#} \\ \text{CSR1} &= \text{!BA19} \cdot \text{BA17} \cdot \text{!IO/M\#} \end{aligned}$$

periferiche di I/O:

$$\begin{aligned} \text{CS8259} &= \text{BA15} \cdot \text{IO/M\#} \\ \text{CSINTERF} &= \text{!BA15} \cdot \text{IO/M\#} \end{aligned}$$

3.1) Un Controllore "micro-programmabile" contiene a sua volta una piccola CPU ed una memoria dove sono programmate le istruzioni per l'esecuzione dei vari "stati" nel datapath. Pur essendo più lento e complesso del corrispondente "cablato", esso consente di modificare i vari diagrammi degli stati senza progettare nuovamente il layout del silicio, permettendo ad esempio le estensioni proposte nell'esercizio 1.

3.2) Il nome "ALE" sta per Address Latch Enable. Nel clock "T1" del ciclo di bus si usa il fronte di discesa di questo segnale generato dall'8088, per campionare su registri "latch" l'indirizzo presente sui pin Ai e ADi dell'8088, in modo da mantenerlo stabile sulle linee di indirizzo del bus di sistema fino al termine del ciclo, a vantaggio delle periferiche. Difatti, per contenere il numero di pin sul package della CPU, tali uscite della CPU sono adibite a trasportare segnali di natura diversa (tutte tranne A[8..15]) durante lo stesso ciclo di bus. Da qui la necessità dei latch e di un segnale (ALE) che li comandi.

Schema compito Calcolatori Elettronici del 4/04/'03 - Domande 2.1 e 2.2

