

Calcolatori Elettronici L A
Prova scritta del 9/1/04**Esercizio N. 1** (12 punti)

Data la seguente sequenza di istruzioni eseguita su un processore DLX con pipeline:

OR R7, R8, R9

SW alfa(R7), R10

1.1) Tracciare il diagramma clock/stadi corrispondente alla sequenza inserendo gli stalli necessari. (2 punti)

1.2) Progettare il circuito di Forwarding per ridurre il più possibile gli stalli e disegnare il corrispondente diagramma clock/stadi. (4 punti)

Data invece la sequenza di istruzioni:

OR R7, R8, R9

SW alfa(R10), R7

1.3) in assenza di Forwarding Unit e motivando la risposta, dire quanti stalli sono necessari per risolvere le alee. (2 punti)

1.4) progettare una nuova FU per ridurre il più possibile gli stalli (*senza tener conto del problema posto ai punti 1.1 e 1.2*). (4 punti)

Esercizio N. 2 (10 punti)

Un sistema a microprocessore basato su 8088 a 8 MHz dispone di 16KB di Eprom (1 chip con Tacc=500 nsec, Toe = 80 nsec) agli indirizzi alti e 256KB di Ram (2 chip contigui da 128K con Tacc=730 nsec, Toe = 230 nsec) agli indirizzi bassi. Il sistema è dotato di una interfaccia parallela 8255, gestita a polling, la cui porta B è programmata in “modo 1 - input”, e che deve essere visibile nello spazio di I/O a partire dall'indirizzo 8000H (*è l'indirizzo base dell'8255*).

2.1) scrivere le espressioni di selezione semplificate delle memorie e dei dispositivi di I/O. (3 punti)

2.2) disegnare lo schema del sistema e progettare il circuito per la generazione del segnale di READY nell'ipotesi che le periferiche di I/O non richiedano Twait. (3 punti)

2.3) scrivere il codice della procedura che salva sullo Stack i nuovi caratteri ricevuti e che va in esecuzione ogni volta che ogni volta che il polling ha dato conferma della presenza di un carattere pronto da leggere (*scrivere solo le istruzioni per leggere il carattere all'indirizzo della porta B dell'8255 e per scriverlo sullo stack*). (4 punti)

Esercizio N. 3 (10 punti)

3.1) Esplicitare (in base numerica 10) l'indirizzo di segmento (cioè la “base”) ed i 4 “offset” di memoria ai quali inizializzare la IVT (Interrupt Vector Table) per l'interrupt type n. 254 (appartenente all'intervallo 0..255). (4 punti)

3.2) Dire a cosa serve il segnale DT/R* nei cicli di bus di lettura e scrittura di memoria e I/O dell'8088. (3 punti)

3.3) Descrivere la funzione del decoder interno a un chip di memoria. (3 punti)

SCRIVERE IN MODO LEGGIBILE

Durante il compito non si può uscire dopo le ore 11:00

Consegnando un elaborato per la correzione decade la validità del voto precedente

Correzione e registrazione il 16/1/04, ore 10:00 Via Genova

I risultati, appena disponibili, saranno pubblicati in Segreteria e sul sito:

<http://www.ing2.unibo.it> → Didattica → Lauree Triennali (selez. il proprio C.d.L.) → piano degli studi → Calcolatori Elettronici L A